DSPブロックを最大640個搭載するディジタル信号処理向けFPGA
Virtex-5 SXT

米国Xilinx社は，集積する基本論理ブロックとDSPブロックの割合を，ディジタル信号処理アプリケーションに最適化したFPGA「Virtex-5 SXT」を発売した．本FPGAは，最大550MHzで動作するDSPブロックを最大640個搭載する．一つのDSPブロックは，18ビット×25ビットの乗算器と48ビット幅の算術/論理演算器，パターン検出器などで構成されている．また，複数のDSPブロックをパイプライン動作させるためのカスケード配線を持つ．

高速シリアル通信機能として，100Mbps～3.2Gbpsで動作するトランシーバ・ブロックやPCI Expressのエンドポイント・プロトコル処理ブロック，Ethernet MACブロックなどを搭載する．

SXTファミリの最初の製品であるXC5VSX50Tについては，すでにサンプル出荷を開始している．XC5VSX35TとXC5VSX95Tは，2007年第2四半期中に発売する予定である．開発ツールは，すでに提供されている「ISE 9.1i」を利用できる．また，ディジタル信号処理アプリケーション開発のツールである「System Generator for DSP」と「AccelDSPツール・セット」を発売する予定である．

Virtex-5 SXTは，65nmプロセスで製造される「Virtex-5ファミリ」のサブファミリの一つである．Virtex-5ファミリには，論理回路主体の応用に向けた「LX」，論理回路主体で高速シリアル通信を使う応用に向けた「LXT」，ディジタル信号処理主体の応用に向けた「SXT」，組み込みプロセッサ主体の応用に向けた「FXT」の四つのサブファミリがある．

Virtex-5 LXTファミリ新製品の概要

型　名	XC5VSX35T	XC5VSX50T	XC5VSX95T
LC数	34,816	52,224	94,208
36Kビット・メモリ・ブロック数	84	132	244
DCM数	4	12	12
PLL数	2	6	6
DSPブロック数	192	288	640
PCI Expressブロック数	1	1	1
Ethernet MACブロック数	4	4	4
高速I/Oブロック数	8	12	16
最大I/O数	360	480	640

LC：logic cell，DCM：digital clock manager，PLL：phase-locked loop

■価格
299ドル（XC5VSX50T，2008年における1,000個購入時の単価）
■連絡先
ザイリンクス株式会社
TEL 03-6744-7777
http://japan.xilinx.com/

最大1億ゲートの回路を検証できる論理エミュレータ
ZeBu-XXL

フランスEVE（Emulation and Verification Engineering）社は，最大1億ゲートの回路を検証できる論理エミュレータ「ZeBu-XXL」を発売した．同社の従来機種（ZeBu-XL）と比べて，検証できる回路規模が2倍になり，筐体の外形寸法は約1/2になった．8台まで連結して使うことができ，最大8億ゲートの回路に対応する．

本論理エミュレータは，8個のFPGAモジュール・スロット，4Gバイトのメモリ，テストベンチをFPGA上に展開するRTB（Reconfigurable Test Bench）機能，ターゲット・システムとのインターフェースであるDirectICE，ソフトウェア開発ツールとのインターフェースであるSmartICEなどで構成される．

FPGAモジュールは，200,448個の論理セルを内蔵する米国Xilinx社のFPGA「XC4VLX200」を8個搭載する．モジュール上のFPGA間のインターフェース仕様はLVDS(low voltage differential signaling)．FPGAのみで1スロット・サイズのモジュールと，FPGAと256Mバイトのメモリを搭載する2スロット・サイズのモジュールを用意する．

RTLコードからのエミュレーション用コードの生成は自動化されている．また，複数CPUのサーバ（マルチプロセッサ環境）を使ったコンパイルやインクリメンタル・コンパイル（設計変更個所のみに着目する差分コンパイル）に対応する．

また，米国Cadence Design Systems社のシミュレータ「NC-Sim」や米国Synopsys社の「VCS」，米国Mentor Graphics社の「ModelSim」などと連携して協調シミュレーションを行える．

すでに特定ユーザへの出荷を開始している．2007年4月には，一般ユーザへの出荷を開始する．

写真1 ZeBu-XXLの外観（下部のボックス）

■価格
20万ドルから（6カ月レンタル）
■連絡先
日本イヴ株式会社
TEL 045-470-7811
http://www.eve-japan.co.jp/

出荷テストの対象をユーザが使用する回路リソースに絞って低コスト化した量産専用FPGA

FreedomChip

米国Lattice Semiconductor社は，量産機器への搭載に用途を絞った，低コストFPGA「FreedomChip」を発売した．FreedomChipは，出荷テストの対象をユーザが使用する回路リソース（論理ブロックやI/Oブロック，配線リソース）に限定し，使用しない回路リソースのテストを省略することで低コスト化を図っている．すでに発売されているFPGAファミリ「LatticeSC」，「LatticeSCM」と同じダイを用いている．従って，これらのFPGAに実装した場合と，同じタイミングで動作する．

開発ツールとして，同社のIspLEVER 6.1 SP2以降に対応する．ユーザは，FPGA開発の際にFreedomChipモードを指定する．こうすることで，合成時に自動的に出荷テスト用のスキャン・テスト回路が付加される．同社はこの設計データをユーザから受け取り，テスト・パターンを作成してFPGAの出荷テストを行う．このしくみにより，故障検出率の向上や開発コストの低減，量産期間の短縮を実現できるという．大量生産時（25,000個以上）の1個当たりのコストは，LatticeSC/M25の場合に30％，LatticeSC/M115の場合に70％低減できる．

設計データを同社に渡してから出荷までの期間は，1,200～3,600個の場合に12週間以内．量産後の設計変更はできないが，I/Oや専用機能ブロックのパラメータ調整は可能である．

■価格
75,000ドル（開発費）
■連絡先
ラティスセミコンダクター株式会社
TEL 03-3342-0701
http://www.latticesemi.co.jp/

8051命令セット互換のCPUコアと独自アーキテクチャの小型CPUコア

Core8051s，CoreABC

米国Actel社は，ソフト・マクロのCPUコア「Core8051s」と「CoreABC」の提供を開始した．同社のFPGA「Fusion」，「IGLOO」，「ProASIC3」などと組み合わせて利用する．ライセンス，ロイヤリティともに無償．同社のIPコア管理ツール「Core Console」を使用してコアの入手（ダウンロード）を行い，RTLコードを生成する．設計言語はVerilog HDLまたはVHDLを選択可能．オンチップ・バスはAMBAに対応する．

Core8051sは，従来から同社が提供してきた「Core8051」の改良版で，8051マイコンと命令セット・レベルの互換性がある．Core8051では，特定の周辺機能とオンチップ・デバッガがあらかじめ実装されていた．一方，今回のCore8051sは，Core Consoleを使って周辺機能をカスタマイズできる．ソフトウェア開発には，8051マイコン向けのツールや設計資産を活用できる．

CoreABCは，バス幅などをカスタマイズ可能な独自アーキテクチャのCPUコアである．回路規模は241タイル（基本論理ブロック）と小さい．メモリ・リソースを持たないFPGAであっても，基本論理ブロックに実装できる．ソフトウェア開発は，CoreConsoleを使用してアセンブリ言語で行う．

■価格
無償
■連絡先
アクテルジャパン株式会社
TEL 03-3445-7671
japan@actel.com
http://www.jp.actel.com/

Xtensaなどに対応したハードウェア・ソフトウェア協調設計ツール用ライブラリ

Processor Support Package（PSP）

米国CoWare社と米国Tensilica社は，Tensilica社のプロセッサ・コア（Xtensa，Diamond Standard）に対応したProcessor Support Package（PSP）と呼ばれるライブラリを共同開発した．PSPは，CoWare社のハードウェア・ソフトウェア協調設計ツール「Platform Architect」において使われるSystemCのライブラリである．Platform Architectを用いると，SystemCなどによるシステムのアーキテクチャ設計やシミュレーション，性能解析，デバッグなどが行える．本ライブラリの開発により，Platform Architect上でTensilica社のプロセッサ・コアを用いたシステム設計が可能となった．
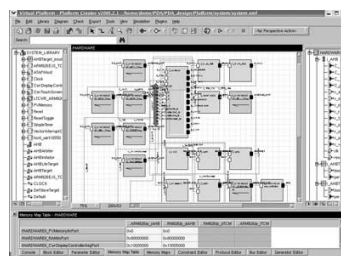
写真1　CoWare社のPlatform Creatorの画面
システムLSIのアーキテクチャ設計やハードウェア・ソフトウェア協調設計で利用するツール．

本ライブラリは，「Tensilica Xtensa PSP Generator」と呼ばれるラッパ生成ツールを使って生成する．本ライブラリの提供はCoWare社が行う．

■価格
下記に問い合わせ
■連絡先
コーウェア株式会社
TEL 03-5768-6980
http://www.CoWare.co.jp/
テンシリカ株式会社
TEL 045-477-3373
http://www.tensilica.co.jp/

10Mバイト/sで書き込める16GビットのNAND型フラッシュROM
TC58NVG4D1DTG00，TC58NVG3D1DTG00

東芝は，56nmプロセスを用いて製造するNAND型フラッシュROM 2品種を発売した．16Gビット品の「TC58NVG4D1DTG00」と，8Gビット品の「TC58NVG3D1DTG00」である．ページ・サイズを従来の2,112バイトから4,314バイトに拡張した．これにより，10Mバイト/sで書き込めるようになった．例えば，携帯電話や携帯型オーディオ・プレーヤ，USBメモリなどに使えるという．

本ROMの書き込み時間は800 μs/ページ（標準値），消去時間は2ms/ブロック（標準値）．1ブロックは128ページである．アクセス時間は，1回目が50 μsで，2回目以降は30ns．外形寸法は12mm×20mm×1.2mm．パッケージは48ピンのTSOP.
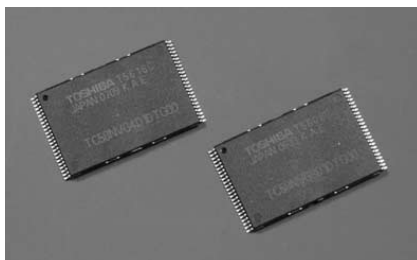
写真1　TC58NVG4D1DTG00とTC58NVG3D1DTG00の外観

8Gビット品の「TC58NVG3D1DTG00」は，既に量産を開始している．16ビット品の「TC58NVG4D1DTG00」は，2007年第2四半期から量産を開始する．

■サンプル価格
3,800円（TC58NVG4D1DTG00）
2,000円（TC58NVG3D1DTG00）
■連絡先
株式会社東芝
TEL 03-3457-3420
http://www.toshiba.co.jp/

高速負荷応答に対応した同期整流方式の携帯機器向け降圧型スイッチング・レギュレータ
S-8550/8551シリーズ

セイコーインスツルは，高速負荷応答に対応した同期整流方式の降圧型スイッチング・レギュレータ「S-8550/8551シリーズ」のサンプル出荷を開始した．負荷電流が0.1mAから300mAへ変化したときの出力電圧のアンダシュート量が75mVと小さい（入力電圧が3.6V，出力電圧が1.8Vの場合）．携帯電話やディジタル・カメラ，ディジタル・オーディオ・プレーヤ，携帯型DVDプレーヤなどの携帯機器，およびBluetoothなどの無線通信機器への応用を想定している．

本レギュレータは，基準電圧回路，発振回路，誤差増幅回路，位相補償回路，PWM（pulse width modulation）制御回路，低電圧誤動作防止回路，電流制限回路，パワーMOSFETなどを内蔵する．

発振周波数は1.2MHz，入力電圧範囲は2.0V～5.5V，出力電流は600mA．基準電圧は0.6V±2.0％，変換効率は92％．パワーOFF時の消費電流は最大1.0 μA．実装面積の小さいセラミック・コンデンサを出力コンデンサとして利用できる．パッケージは2.8mm×2.9mmのSOT-23.

鉛フリーに対応する．量産出荷は2007年7月から開始する．

■価格
200円（サンプル価格）
■連絡先
セイコーインスツル株式会社
TEL 043-211-1193
http://www.sii-ic.com/

最大出力電流が0.5A，1.5A，3Aで産業機器に向く降圧レギュレータ
LM5574，LM5575，LM5576，LM25574，LM25575，LM25576

米国National Semiconductor社は，産業機器などに使えるスイッチング・レギュレータを6品種発売した．それぞれ入力電圧範囲とスイッチング周波数範囲，出力電流などが異なる．「LM5574」，「LM5575」，「LM5576」は入力電圧範囲が6V～75Vで，スイッチング周波数は50kHz～500kHz．出力電流はそれぞれ0.5A，1.5A，3.0Aである．「LM25574」，「LM25575」，「LM25576」は入力電圧範囲が6V～42Vで，スイッチング周波数は50kHz～1MHz．出力電流はそれぞれ0.5A，1.5A，3.0Aである．出力電圧は，1.225Vから入力電圧まで．車載電子機器やFA機器，パチンコなどに使えるという．

本レギュレータは，EMI（electro-magnetic interference）低減のために周波数同期ピンを備える．このピンを利用すると，複数のレギュレータが使用されているシステムにおいて，スイッチングによるノイズの周波数をそろえることができ，ノイズ対策が施しやすいという．また，短絡保護機能や過熱時のシャットダウン機能などを備える．同社のエミュレーテッド電流モード（ECM）技術により，従来の電流モード制御では実現できない低いデューティの制御が行えるという．

■価格
1.35ドル～2.90ドル（1,000個購入時の単価）
■連絡先
ナショナル セミコンダクター ジャパン株式会社
TEL 03-5639-7300
jpn.feedback@nsc.com
http://www.national.com/JPN/